

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平7-118443

(24) (44) 公告日 平成7年(1995)12月18日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/20				
C 3 0 B 30/00		8216-4G		
H 0 1 L 21/263				

発明の数1(全 5 頁)

(21) 出願番号	特願昭59-100180	(71) 出願人	999999999 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	昭和59年(1984) 5月18日	(72) 発明者	碓井 節夫 東京都品川区北品川6丁目7番35号 ソニ ー株式会社内
(65) 公開番号	特開昭60-245124	(72) 発明者	飯島 俊之 東京都品川区北品川6丁目7番35号 ソニ ー株式会社内
(43) 公開日	昭和60年(1985) 12月4日	(74) 代理人	弁理士 松隈 秀盛
審判番号	平6-18528	審判の合議体	
		審判長	飛鳥井 春雄
		審判官	左村 義弘
		審判官	松田 悠子

最終頁に続く

(54) 【発明の名称】 半導体装置の製法

1

【特許請求の範囲】

【請求項1】非晶質基板上に膜厚100Å～1000Åの非晶質シリコン薄膜を形成した後、該非晶質シリコン薄膜表面において吸収される波長100nm～400nmの短波長パルスレーザ光を照射して上記非晶質シリコン薄膜の多結晶化の熱処理を行うことを特徴とする半導体装置の製法。

【発明の詳細な説明】

産業上の利用分野

本発明は、薄膜トランジスタ(TFT)等の半導体装置の製法に関する。

背景技術とその問題点

例えば透過型液晶ディスプレイにおいては、各絵素をオン、オフするためのスイッチング素子として薄膜トランジスタが用いられている。この場合、薄膜トランジスタは、透明ガラス基板上に多数配列して形成される。第1

2

図は従来のガラス基板上に薄膜トランジスタを形成する製法例である。これは先づ第1図Aに示すようにガラス基板(1)上にアルミニウム又は酸化インジウム錫(以下ITOと略す)等によるゲート電極(2)を形成した後、SiO<sub>2</sub>膜(3)、水素化アモルファスシリコン(以下a-Si:Hと略す)膜(4)及びオーミックコンタクト用のn形a-Si:H(n'-a-Si:H)膜(5)を連続してプラズマCVD法で全面に堆積する。次でa-Si:H膜(4)及びn'-a-Si:H膜(5)をパターニングして薄膜トランジスタを作るために必要な部分を島領域化する。次に第1図Bに示すようにソース及びドレイン部上にAl/Mo2層膜構造、モリブデン、チタン又はニクロム等によるソース電極(6)及びドレイン電極(7)を形成する。次に第1図Cに示すようにソース電極(6)及びドレイン電極(7)間に臨むn'-a-Si:H膜(5)をプラズマエ

10

エッチング法等により除去し、ソース及びドレイン間のリーク電流をなくす。然る後、第1図Dに示すようにパッシベーション用及び液晶配向用の $\text{SiO}_2$ 膜(8)を全面に形成し、さらにチャンネル部に対応する部分を覆うように遮光層(9)を形成して薄膜トランジスタを形成する。

この製法では、フォトリソグラフィに使用するマスクとして、ゲート電極(2)のパターン形成用、 $\text{a-Si:H}$ 膜(4)の島領域形成用、ソース及びドレイン電極(6)及び(7)のパターン形成用、更に遮光層(9)のパターン形成用の4枚のマスクが最低必要となる。

又、 $\text{a-Si:H}$ (4)の膜厚は約 $0.5\mu\text{m}$ 程度ないと $\text{n}^+-\text{a-Si:H}$ 膜(5)をエッチング除去する場合に充分な厚みを残せないこと、 $\text{n}^+-\text{a-Si:H}$ 膜(5)のエッチング工程でのむらや $\text{a-Si:H}$ 膜(4)の堆積のむらが加わり広い面積に亘って一様な特性の多数の薄膜トランジスタが得にくい等の欠点があった。 $\text{a-Si:H}$ 膜(4)が厚いとソース、ドレイン電極(6)、(7)の厚みが $1\mu\text{m}$ 程度ないと段切れが生じ易い。

そしてこのような厚い $\text{a-Si:H}$ 膜(4)では $\text{a-Si:H}$ の光伝導度が大きいために、光を遮蔽するための遮光層(9)が必要となり製造工程を一層複雑にしている。 $\text{a-Si:H}$ 膜(4)は水素化されているため、膜内に欠陥が少く、通常オン/オフ比 $10^6$ が得られ、閾値電圧 $V_{th}=5\text{V}$ 程度のものが得られる。しかし非晶質であるために有効移動度は $0.1\sim 0.5\text{cm}^2/\text{V}\cdot\text{S}$ と小さく、早いスイッチング特性が得られない。

#### 発明の目的

本発明は、上述の点に鑑み、製造を容易にし、且つ性能の向上が図れる薄膜トランジスタ等の半導体装置の製法を提供するものである。

#### 発明の概要

本発明は、非晶質基板上に膜厚 $100\text{\AA}\sim 1000\text{\AA}$ の非晶質シリコン薄膜を形成した後、非晶質シリコン薄膜表面において吸収される波長 $100\text{nm}\sim 400\text{nm}$ の短波長パルスレーザー光を照射して非晶質シリコン薄膜の多結晶化の熱処理を行うことを特徴とする半導体装置の製法である。

この発明の製法では、基体全体を高温にすることなく低温(室温)にて非晶質シリコン薄膜の結晶化、不純物の活性化等が行え性能の向上が図れる。また製造が容易となる。

#### 実施例

本発明では、結晶化しようとする非晶質シリコン薄膜に短波長パルスレーザーを照射したとき、そのレーザー光が非晶質シリコン薄膜の極表面のみで吸収され、その後熱伝導によって薄膜の内部が溶けて再結晶化し、或はアニールされて結晶粒が大きくなることを利用して例えば薄膜トランジスタ等の半導体装置を製造するものである。

例えば非晶質シリコン薄膜として $\text{a-Si:H}$ 膜を用いてこれに波長 $308\text{nm}$ のXeClエキシマーレーザー光を照射した場

合、この波長に対する吸収係数は $10^6\text{cm}^{-1}$ に達するので、極表面( $100\text{\AA}$ 程度)で吸収され熱に変換される。この熱は直ちに熱伝導によって薄膜内部に伝わる。この様に膜の表面又は内部が瞬間的に高温になるために $\text{a-Si:H}$ 膜は水素を出さずに結晶化されその特性は著しく変化する。例えば膜の移動度が著しく増大し、また光伝導度が低減する。またイオン注入された膜はその不純物が活性化される。

このような短波長の高エネルギーパルスレーザー光を照射するときは、 $\text{a-Si:H}$ 膜中の水素は放出されず、結晶化した後も結晶粒界のダングリングボンドをなくす働きを行う。

本発明が用いる短波長パルスレーザー光としては、そのレーザー波長が $100\sim 400\text{nm}$ 、実用範囲は $150\sim 350\text{nm}$ 、パルス幅が $100\text{nsec}$ 以下で好ましくは $10\sim 50\text{nsec}$ 就中 $20\text{nsec}$ である。またパルスのピーク強度は $10^6\text{W}/\text{cm}^2$ 以上 $\sim 10^7\text{W}/\text{cm}^2$ 以下とし、フルエンス(1回のパルスのエネルギー)は $1\text{J}/\text{cm}^2$ 以下、好ましくは $50\text{mJ}/\text{cm}^2$ 以上 $\sim 500\text{mJ}/\text{cm}^2$ 以下、より好ましくは $200\sim 500\text{mJ}/\text{cm}^2$ とする。このような短波長パルスレーザー光を用いれば局所的な加熱が可能となる。

次に、図面を参照して本発明の実施例を説明する。なお、各例は第1図と同様の薄膜トランジスタの製造に適用した場合である。

第2図は本発明の一実施例である。本例においては先づ第2図Aに示すようにガラス基板(1)上にアルミニウム又はITO等によるゲート電極(2)を形成した後、 $\text{SiO}_2$ 膜(3)、 $\text{a-Si:H}$ 膜(4)及び $\text{n}^+-\text{a-Si:H}$ 膜(5)を順次プラズマCVD法で全面に堆積する。

次に、第2図Bに示すように、例えばモリブデン、チタン又はニクロム等によるソース電極(6)及びドレイン電極(7)を形成し、両電極(6)及び(7)をマスクにチャンネル部に対応する部分上の $\text{n}^+-\text{a-Si:H}$ 膜(5)をプラズマエッチング法等によって選択除去する(第2図C)。ここまでの工程は第1図A～Cの工程と同じである。

次に、第2図Dに示すように、全面に $\text{SiO}_2$ 膜(8)を被着形成した後、表面側から短波長パルスレーザー光即ちIV(紫外線)パルスレーザー光(10)を照射して $\text{a-Si:H}$ 膜(4)のチャンネル部(4C)を多結晶化し、目的の薄膜トランジスタを得る。

この製法ではチャンネル部(4C)の $\text{a-Si:H}$ 膜を水素を出さずに結晶化できることにより、薄膜トランジスタの移動度を大きくすることができる。又、 $\text{a-Si:H}$ 膜の結晶化により光伝導度が少なくなり、光が当たってもリーク電流の発生が減少する。従って従来のチャンネル部上を覆う遮光層(9)及びその為のマスク工程が省略できる。IVパルスレーザー光(10)は $\text{SiO}_2$ 膜(8)を透過し、

電極(6)(7)で反射するため温度は上らず、電極(6)(7)を損うことなくチャンネル部を処理できる。因みにアルゴンレーザ、YAGレーザのように長波長レーザでは、膜が薄い場合、光の吸収が小さく長時間の照射となるため、 $a-Si:H$ 膜全体の温度が上がると共に、基板への熱の影響が大きくなり、基板が変形したり、 $SiO_2$ 膜(8)、電極(6)、(7)等が損傷を受けるといふ不都合が生じやすい。

このように電極(6)(7)をマスクとして(所謂セルフアライメントにより)レーザ照射を行い局所的な結晶化を行うことにより、 $a-Si:H$ 膜(4)の堆積、電極(6)(7)の形成の後でも照射部以外を非常に高い温度にすることなく低温にて結晶化が可能である。依って薄膜トランジスタの構造及び製造工程を簡単化できる。

第3図はプレーナー型の薄膜トランジスタ製法に適用した他の実施例である。

これは、第3図Aに示すようにガラス基板(1)上に $a-Si:H$ 膜(4)及び $SiO_2$ 膜(3)を順次被着形成し、パターンニングして島領域化する。次でチャンネル部(4C)に対応する $SiO_2$ 膜(3)上に例えばチタン、モリブデン又はニクロム等よりなるゲート電極(2)を形成し、このゲート電極(2)をマスクにして $a-Si:H$ 膜(4)のソース部(4S)及びドレイン部(4D)にリン又はボロン等の所要の不純物をイオン注入する。

次に、第3図Bに示すようにソース及びドレイン部(4S)及び(4D)に一部接続する如く例えばモリブデン、チタン、ニクロム又はITO等によるソース電極(6)及びドレイン電極(7)を被着形成し、さらに $SiO_2$ 膜(8)を被着形成する。その後、ガラス基板(1)側よりUVパルスレーザ光(10)を照射する。これによってソース及びドレイン部(4S)及び(4D)は活性化し、チャンネル部(4C)は結晶化する。

この場合、ガラス基板(1)に石英ガラス、バイレックスガラスを用いれば例えば波長308nmのレーザ光は透過するので $a-Si:H$ 膜(4)とガラス基板(1)の界面で光は熱に変わり、 $a-Si:H$ 膜(4)は熱処理される。斯くして目的の薄膜トランジスタを得る。

また、UVパルスレーザ光を用いているので、 $a-Si:H$ 膜のみが、短時間加熱後、急冷されるので、ソース、ドレイン部の不純物原子は活性化されるが、長波長パルス(又は連続)レーザ光を用いた時のように横方向への不純物拡散はない。

この実施例ではソース、ドレイン部(4S)、(4D)の $a-Si:H$ 膜も水素を出さずに結晶化されるのでオーミックコンタクトを完全にし、かつ不純物の活性化も充分行なわれ、チャンネル部との界面特性を向上させることができる。又、 $a-Si:H$ 膜(4)を充分薄くでき、膜厚100Å~1000Åの範囲が可能であるため、 $a-Si:H$ 膜の結晶化に加えて膜厚が薄いことにより、更に光伝導度を少な

くすることができリーク電流の発生を減少することができる。更に $a-Si:H$ 膜(4)が薄くできるので、ソース、ドレイン電極の段切れが生じない。

第4図はスタガード型の薄膜トランジスタの製法に適用した他の実施例である。

これは、第4図Aに示すようにガラス基板(1)上に例えばモリブデン、チタン、ニクロム又はITOによるソース電極(6)及びドレイン電極(7)を形成した後、 $a-Si:H$ 膜(4)、 $SiO_2$ 膜(3)を形成する。さらに例えばアルミニウム又はITOによるゲート電極(2)を形成し、島領域化した表面全体に $SiO_2$ 膜(8)を被着形成する。そしてソース及びドレイン部(4S)及び(4D)に対応する $a-Si:H$ 膜にリン又はボロン等の所要の不純物をイオン注入する。

次に、第4図Bに示すように表面とガラス基板(1)側の2方向からUVパルスレーザ光(10)を照射し、チャンネル部(4C)を結晶化させ、またソース及びドレイン部(4S)及び(4D)を結晶化と共に不純物の活性化を行う。この場合、ソース及びドレイン部(4S)及び(4D)とチャンネル部(4C)のレーザ光の照射条件を変えて、それぞれの適正条件を選ぶ。

この実施例ではチャンネル部(4C)とソース、ドレイン部(4S)、(4D)に対するレーザ光の照射条件を夫々最適条件に選び得るのでより特性の向上が図れる。又、 $a-Si:H$ 膜(4)の膜厚も充分薄くできる。

第5図及び第6図はイオン注入工程を省略した更に他の実施例である。共に不純物ドーピングのない $a-Si:H$ 膜

(4)に対してオーミック特性のよい金属例えばニクロムをソース電極(6)及びドレイン電極(7)に用い、表裏2方向よりUVパルスレーザ光(10)を照射してチャンネル部分(4C)及びソース部(4S)、ドレイン部(4D)の結晶化を行う。この場合、UVパルスレーザ光(10)をソース、ドレイン部(4S)、(4D)に照射するとき電極界面が充分オーミックになるようにUV照射条件(強さ、時間)を選ぶ。また場合によっては、例えばn<sup>+</sup>形に対してリン(P)、ヒ素(As)、アンチモン(Sb)等の5価元素を、p<sup>+</sup>形に対してボロン(B)、アルミニウム(Al)、ガリウム(Ga)等の3価元素を含むソー

ス、ドレイン電極(6)、(7)を用いるのも良い。ソース、ドレイン電極(6)、(7)としてはニクロムの他ITO、モリブデン又はチタン等を用いることができる。この製法では特に不純物のイオン注入工程が省略されるので、製造工程がより簡単化される。第5図の構成は、第2図の実施例においてn<sup>+</sup>- $a-Si:H$ 膜(5)を省略したものであり、従って、第2図に比して $a-Si:H$ 膜(4)を充分薄くでき、例えば200Å程度とすることができ、その分光伝導度が減り特性がより向上する。

尚、第2図~第6図の実施例を液晶ディスプレイ等に応用する場合には全体を $SiO_2$ 等の配向用絶縁層を被着する必要がある。この層を300℃程度の高温度で作る場合はソ

ース、ドレイン電極はAlを用いることができないが、蒸着等の低温プロセスを用いればプラズマによる $\text{SiO}_2$ 、 $\text{a-Si:H}$ の堆積以外はすべて低温（室温）プロセスで高性能の薄膜トランジスタアレイを作ることが可能である。上述の実施例によれば、基体全体を高温にすることなく、低温でチャンネル部の $\text{a-Si:H}$ 膜を水素を出さずに結晶化できることにより、薄膜トランジスタの移動度を大きくすることができ、早いスイッチング特性が得られる。そして、基板への熱の影響が及びにくいので、基板変形が起りにくい。

又、 $\text{a-Si:H}$ 膜を結晶化することにより、又充分薄くできることにより、光伝導度を小さく光が照射されてもリーク電流が流れにくくなる。このため遮光層が省略される。又、高エネルギー、短時間の短波長パルスレーザー光を用いることにより、低温で $\text{a-Si:H}$ 膜の結晶化ができ、従って電極形成、パッシベーション膜の形成後に結晶化工程を行うことが可能となる。従って、薄膜トランジスタの構成及び製造工程が簡単になり、また生産の歩留りも向上するものである。又、薄膜トランジスタアレイの製造に適用した場合には、各トランジスタ共に均一な特性が得られる。

尚、上例では $\text{a-Si:H}$ 膜を用いた場合について説明したが、水素を含まない非晶質シリコン薄膜の場合においても、 $\text{a-Si:H}$ 膜の場合と同様に波長 $100\text{nm} \sim 400\text{nm}$ の光に対してこの光が極表面で吸収され、同様に実施することができる。その際、基板変形を起こすことなく結晶化できること、電極形成、パッシベーション膜の形成後の結晶化、不純物の活性化に関しては水素を含む非晶質シリコン薄膜の場合と同様の作用効果を奏するものであ

＊る。

#### 発明の効果

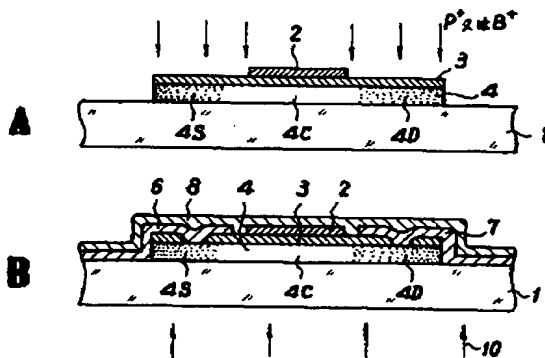
本発明によれば、短波長パルスレーザー光を用いることにより、膜の極表面のみが瞬時に熱せられるため、基板への熱の影響が及びにくくなり、基板の変形を起こすことなく、非晶質シリコン薄膜を局部的に結晶化でき、又不純物の活性化もでき、例えば移動度の大きい薄膜に変えることができる。しかも、この結晶化、活性化は基体全体を高温にすることなく、低温で行えるので、電極形成、パッシベーション膜の形成後に結晶化、活性化工程を行うことができる。特に、膜厚 $100\text{\AA} \sim 1000\text{\AA}$ の非晶質シリコン薄膜に対して波長 $100\text{nm} \sim 400\text{nm}$ の短波長パルスレーザー光を照射すると、レーザー光は薄膜内部ではほぼ100%吸収され、基板側にもれないので、基板としてガラス基板のような低耐熱性基板を用いることができ、この低耐熱性基板上に形成した非晶質シリコン薄膜の熔融結晶化が可能となる。従って、例えば薄膜トランジスタに適用した場合、その性能を向上し、かつ製造を容易にするものである。

#### 【図面の簡単な説明】

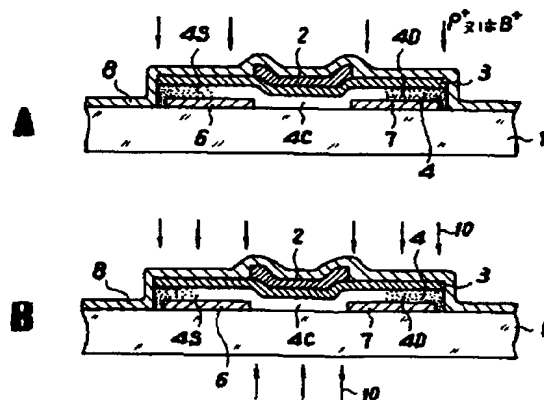
第1図は従来の薄膜トランジスタの製法の一例を示す工程図、第2図は本発明による薄膜トランジスタの製法の一実施例を示す工程図、第3図乃至第6図は夫々本発明による薄膜トランジスタの製法の他の実施例を示す断面図である。

(1)はガラス基板、(2)はゲート電極、(3)は $\text{SiO}_2$ 膜、(4)は $\text{a-Si:H}$ 膜、(5)は $\text{n}^+-\text{a-Si:H}$ 膜、(6)はソース電極、(7)はドレイン電極、(10)は短波長パルスレーザー光である。

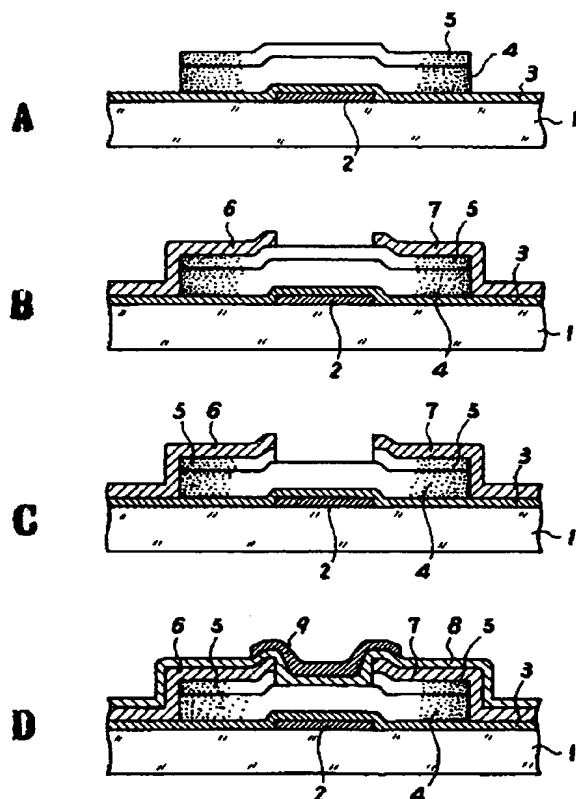
【第3図】



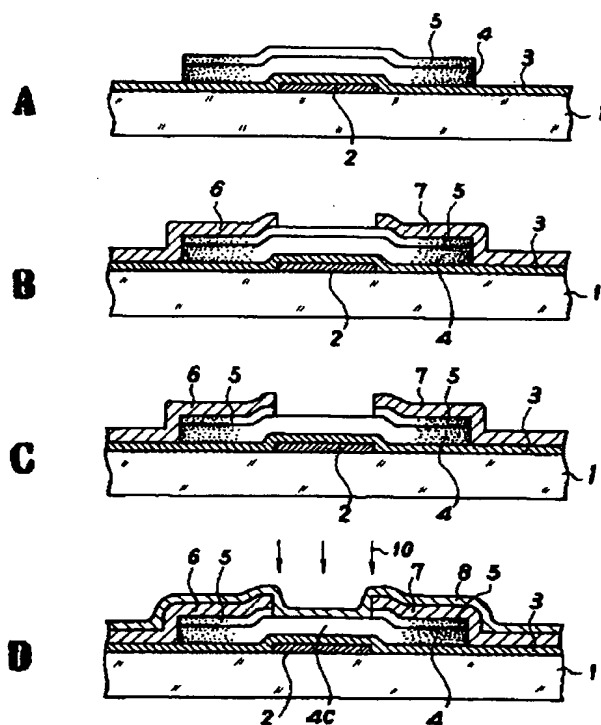
【第4図】



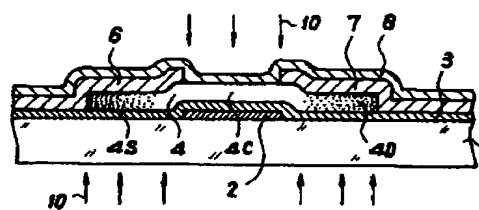
【第1図】



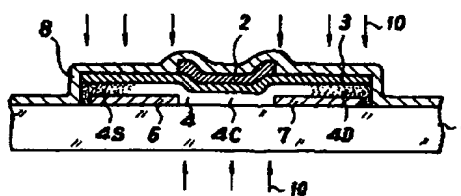
【第2図】



【第5図】



【第6図】



フロントページの続き

(72)発明者 狩野 靖夫

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(56)参考文献 特開 昭57-104217 (J P, A)  
特開 昭57-155726 (J P, A)  
特開 昭58-197717 (J P, A)  
特開 昭57-138129 (J P, A)  
特開 昭57-194518 (J P, A)  
特開 昭58-182816 (J P, A)

【公報種別】特許法（平成6年法律第116号による改正前。）第64条の規定による補正

【部門区分】第7部門第2区分

【発行日】平成10年（1998）6月25日

【公告番号】特公平7-118443

【公告日】平成7年（1995）12月18日

【年通号数】特許公報7-2962

【出願番号】特願昭59-100180

【特許番号】2129534

【国際特許分類第6版】

H01L 21/20

C30B 30/00

H01L 21/263

【手続補正書】

1 「特許請求の範囲」の項を「1 非晶質基板上に膜厚100Å～1000Åの非晶質シリコン薄膜を形成した後、該非晶質シリコン薄膜表面において吸収される波長100nm～400nm、フルーエンス50mJ/cm<sup>2</sup>～500mJ/cm<sup>2</sup>の短波長パルスレーザを照射して上記非晶質シリコン薄膜の多結晶化の熱処理を行うことを特徴とする半導体装置の製法。」と補正する。

2 第3欄35行「波長100nm～400nmの」を「波長100nm～400nm、フルーエンス50mJ/cm<sup>2</sup>～500mJ/cm<sup>2</sup>の」と補正する。

2の」と補正する。

3 第4欄21行「能となる」を「能となる。フルーエンスが上記の範囲内であれば非晶質シリコン膜の全体が熔融し、良好な結晶化が得られる。フルーエンスが大きすぎるとアブレーションが起こり、小さすぎると結晶化されにくい。」と補正する。

4 第8欄12行「波長100nm～400nmの」を「波長100nm～400nm、フルーエンス50mJ/cm<sup>2</sup>～500mJ/cm<sup>2</sup>の」と補正する。